

基于 AVR 单片机的简易示波器设计

余海斌, 陈志英

(厦门理工学院 电子与电气工程系, 福建 厦门 361024)

摘要: 介绍了以 AVR 单片机 ATmega16 为核心, 采用前端信号调理电路、程控增益放大器以及波形显示 LCD (GDM12864A) 实现的一个简易示波器。并给出该系统设计的硬件和软件设计方案。

关键词: ATmega16; LCD; 程控增益放大器; 示波器

中图分类号: TP216[†].1

文献标识码: A

文章编号: 1674-6236(2009)05-0001-03

Design of easy digital storage oscilloscope based on AVR

YU Hai-bin, CHEN Zhi-ying

(Department of Electronic and Electric Engineering, Xiamen University of Technology, Xiamen 361024, China)

Abstract: This paper introduces an easy digital storage oscilloscope based on the AVR microcontroller ATmega16, especially emphasizes on the software design and the hardware design which contains signal processing circuit, gain-programmed amplifier circuit and LCD's interface circuit and so on.

Key words: ATmega16; LCD; gain-programmed amplifier; oscilloscope

1 引言

示波器是一种用途十分广泛的电子测量仪器。它能把肉眼看不见的电信号显示出来, 便于人们研究各种电现象的变化过程。一台成品示波器虽然功能强大但其价格昂贵, 日常 DIY 电子制作中只需测试, 诸如信号的波形, 频率, 幅度等参数, 而无需使用昂贵的示波器, 这里给出了一种基于 AVR 单片机的简易示波器设计方案。

2 系统硬件设计

该系统设计方案是以 AVR 单片机 ATmega16 为核心, 再加上前端信号调理电路、键盘控制、LCD 显示构成的简易示波器, 其系统结构框图如图 1 所示。该示波器频率测量范围为 0.33 Hz~6 kHz, 幅值测量范围为 20 mV~2.0 V。

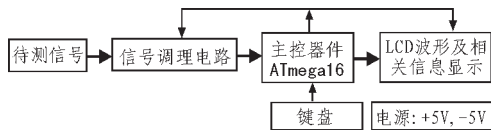


图 1 系统结构框图

由于示波器观察信号大多是正负电压信号, ATmega16 内部 A/D 转换器是单参考电压。为了采样到信号的负电压, 就需要给该信号叠加直流量将负电压部分信号升高至零电平以上, 因此采用信号调理电路, 如图 2 所示。

调理电路输入与输出关系为:

$$U_0 = (1 + R_2/R_1)U_i + U_x \quad (1)$$

式中: U_x 为 U_3 的输出电压。 R_1, R_2 分别由模拟开关 CD4051 连接不同阻值的电阻实现程控放大。

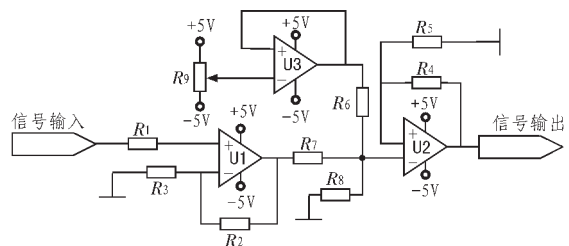


图 2 信号调理电路

该系统设计外部设备不多, LCD 和键盘是以并行方式接至 AVR 单片机, 其电路如图 3 所示。

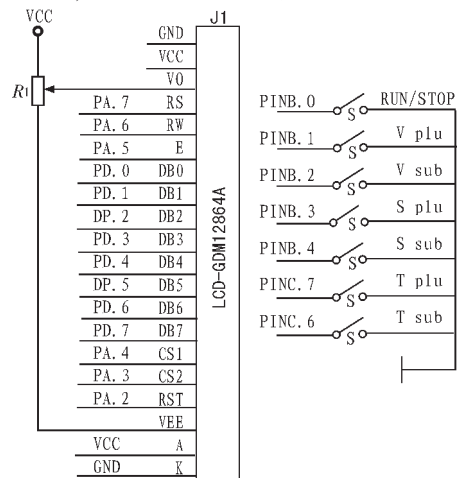


图 3 显示与键盘接口电路

3 系统软件设计

系统软件设计主要分为主程序模块、键盘模块、触发模块、显示模块和 A/D 转换采样及频率控制模块。

收稿日期: 2008-12-03 稿件编号: 200812015

基金项目: 福建省大学生创新性实验项目 (CX2007005)

作者简介: 余海斌 (1986-), 男, 福建漳州人。研究方向: 微机接口技术及嵌入式系统。

3.1 主程序模块

系统在一次采样未完成之前,只查询键盘。按下按键进行相应操作,如无按键按下则继续查询键盘,直到采样完成为止。采样完成后触发数据,只从数据里取出符合显示要求的数据并将波形显示在 LCD 上,进入下一次采样,如此循环。图 4 为系统主程序工作流程。

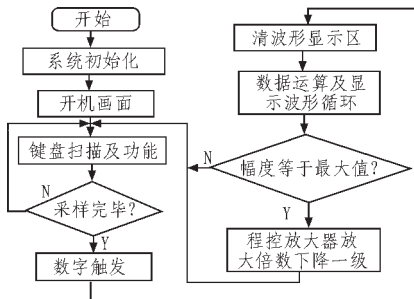


图4 简易示波器系统程序流程图

3.2 键盘模块

该系统设计设置 7 个按钮,分别为运行与停止,放大倍数增大,放大倍数减小,采样频率增大,采样频率减小,触发电平上移,触发电平下移。其中:运行与停止键是通过开启和关闭 ATmega16 A/D 转换器的转换完毕中断方式来实现。放大倍数增大/减小是通过 ATmega16 控制模拟开关 CD4051 来实现放大倍数的数字化控制。CD4051 为 8 通道的模拟开关,所以程控放大器有 8 档。采样频率增大/减小是通过控制 ATmega16 的定时器 0 的时钟源及定时器的初始值来实现系统所需的各个采样频率。定时器 0 的中断频率等于 A/D 转换器的采样频率。触发电平的上移/下移是通过数字触发采样数据来实现,当数据的二进制值增加时,某个数据值刚好与数字触发的二进制数值相同,则此后的波形数据才存入显示 RAM 中。

触发这 7 个按键中的某一个按键,都会置为相应的标志位,刷新 LCD 液晶屏上相应的显示信息。

3.3 触发模块

采用硬件触发功能将会增大系统硬件电路的复杂度,因此采用软件实现方式。一个周期的正弦波同一电压值对应两个不同的波形位置(除去最大值与最小值)。先找一个比触发电平小的电压,在此基础上再找与触发电平相同或更大的电压就可以判断出大于或等于触发电平的数据就是上升沿的触发点。以下给出具体的 C 语言实现程序代码:

```
for (ik=0;ik<500;ik++){ //每次采样的深度为 500 点
    if (k0_ram){ //触发点的判断
        if (box_buff[ik] < trigger) {
            kk_ram = 1 ;}
        if (kk_ram){
            if ((box_buff[ik] >= trigger) & (ik < 402)){
                //如果触发后的数据不够显示则放弃该组数据,结果不会保存到显示区寄存器
                en_ram = 1 ;
                k0_ram = 0 ;
```

```
kk_ram = 0 ;}}}
```

```
if (en_ram){ //取出触发后,显示的波形数据(96 点),存入显示区寄存器
```

```
boxing[adc_data]=box_buff[ik] ;
```

```
adc_data++ ;
```

```
if (adc_data > 96){ //判断数据是否接收完毕
```

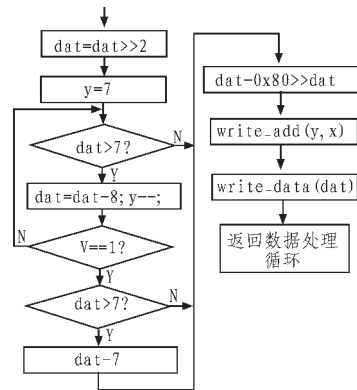
```
adc_data = 0x00 ;
```

```
en_ram = 0 ;}}}
```

程序中,trigger 的大小通过触发电平的上移/下移按键来设置。

3.4 显示模块

GDM12864A 是一个具有 128×64 点阵的 LCD。根据所选的 LCD 的特点,Y 轴只有 64 点,所以显示数据范围为 0~63,而 8 位采样数据的二进制数据为 0~255。采样数据为了能在该 LCD 上显示,只取其 8 位数据的高 6 位。LCD 的 Y 轴分成 8 个地址,从上到下依次为 0~7,每个地址段有 8 个数据点,在某个数据段中如果从上到下依次点亮这些数据点就需要向这个地址段依次传送数据 0x01,0x02,0x04,0x08,0x10,0x20,0x40,0x80。当送入 0x00 时,该地址段的 8 个数据点则不被点亮。具体实现



流程如图 5 所示。

3.5 A/D 转换器采样及频率控制模块

ATmega16 内置一个 10 bit 精度的逐次逼近型 A/D 转换器,内带采样/保持电路。A/D 转换器的时钟可编程。该系统设计为了达到最高的采样频率 100 kHz,A/D 转换器的时钟设置为 2 MHz。A/D 转换器的触发电源选择为定时器/计数器 0 溢出,ATmega16 定时器的时钟源也是可编程的。因此可通过控制定时器/计数器 0 溢出中断频率来控制 A/D 转换器的采样频率。A/D 转换器中断的计算公式为: $f_{ADC} = \frac{f_{clk}}{256 - TCNT0}$,通过 ATmega16 的特殊功能寄存器 TCCR0 的低 3 位 CS02,CS01,CS00 设置 f_{clk} 的频率,再把 TCNT0 设置成不同数值就可得到该系统所需的各个采样频率值。

4 结果分析

系统误差主要来源于信号调理电路,因为模拟开关有约 80 Ω 的内阻,对调理电路的放大倍数会造成一定影响。由式(1)计算出的电阻值在实际中不存在,通过串联电阻来实现也会产生一定误差。平衡电阻 R_3 在 R_1, R_2 变化时固定,则可能使其达不到平衡,并会给运算放大器引入误差。

(下转第 5 页)

到 IDLE。

(3)PCI 奇偶校验模块 为了确保正确的奇偶校验,对执行奇偶校验检查的任何 PCI 设备都可用,所有 PCI 设备必须在 AD[31:0]、CBE [3:0]和 PAR 上为地址和数据产生奇偶校验^①。在 PCI 总线上,利用奇偶校验在每次传输中检查主设备是否成功的寻址到所希望的目标,以及它们之间的数据传输是否正确。为保证总线命令的正确执行和数据传输的正确性,AD[31:0]、CBE [3:0]各线均包括在奇偶计算之列。在任何总线周期,承担驱动 AD[31:0]线的设备还应负责计算出奇偶位并驱动 PAR 线。奇偶位要根据以下原则产生^②:奇偶较验与交易的类型或形式无关,即在所有的 PCI 交易中均采用同样的计算方法。在 AD[31:0]、CBE [3:0]和 PAR 各线上,传输正确时 PAR 上“1”的个数为偶数。奇偶较验的产生不是可选项,哪个设备驱动 AD[31:0]线,就必须驱动 PAR 线,而且要比相应的地址或数据推迟一个时钟周期。其在数据传输卡中的计算方法是:把 AD 线上的每一位相异或,然后把异或的结果与 CBE 上的每一位相异或,得出一个结果传输到 PAR 总线。CPU 会计算传输过去的 0 与 1。如果“1”是偶数个 则奇偶校验正确。

4 PCI-Express数据传输卡的调试及性能

PCI-Express 卡设计完成以后,在基于 PCI-Express 总线架构的 PC 机上对其进行测试。利用自主研发的数据源模拟数据,产生的数据符合真实数据的格式,并具有一定的规律性,通过 PCI-Express 卡将数据读到内存中并存储在本地硬盘

(上接第 2 页)

如图 6 所示,LCD 显示的信息分别是:波形图像,在波形的上面是横轴的标尺,屏幕右边为系统的运行状态(Run/Stop),Time 为整个波形框的时间长度,Volt-为电压档,在波形框与信息框之间的点为信号的触发电平。信号的频率=波形信号周期数/Time。

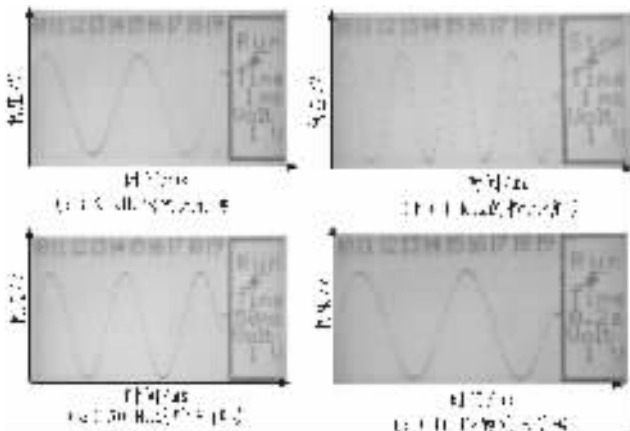


图 6 不同输入信号的显示

5 结论

该简易示波器设计结构简单、清晰,充分利用 AVR 单片

上,分析存储的数据并与数据源产生的数据相比较。结果显示 PCI-Express 卡工作正常,没有误码和丢帧现象。逻辑分析仪测试结果表明 PCI-Express 卡的稳定速度达到 180 MB/s,达到了设计要求。

5 结语

在 PCI-Express 总线架构下开发数据实时记录系统是解决高速数据传输的有效途径。设计实现的基于 PCI-Express 总线的数据传输卡是 PCI-Express 总线技术应用的一次有意尝试,有效的解决了数据传输速度的瓶颈问题。PCI-Express 总线作为一种全新的串行总线技术,在高速数据传输领域有着广泛的应用前景。

参考文献:

- [1] 马鸣锦,朱剑冰,何红旗,等. PCI、PCI-X 和 PCI Express 的原理及体系结构[M].北京:清华大学出版社,2007.
- [2] PLX 公司.PEX8111BB Express lane PCI-Express-to-PCI bridge data book[Z].2007.
- [3] 张帆,史彩成.驱动开发技术详解[M].北京:电子工业出版社,2008.
- [4] 陈铁年,孙德文.硬件技术及应用[M].北京:电子工业出版社,1997.
- [5] 李贵山,陈金鹏.PCI 局部总线及其应用[M].西安:西安电子科技大学出版社,2003.
- [6] 王翁,陈金鹏.PCI 总线及其应用[M].西安:西安电子科技大学出版社,2003.

机内部资源简化系统电路设计简化。通过测试该系统在测量频率方向的误差很小,可比较准确测量信号频率。

该系统进一步改进了其信号调理电路,选用性能更好的模拟开关和运算放大器,更合理的电阻,可提高信号调理电路的放大准确度,从而改善整个系统性能,增大测量幅度范围。

参考文献:

- [1] 刘海成.AVR 单片机原理及测控工程应用[M].北京:北京航空航天大学出版社,2008.
- [2] 马潮.AVR 单片机嵌入式系统原理与应用实践[M].北京:北京航空航天大学出版社,2007.
- [3] 高吉祥.全国大学生电子设计竞赛培训系列教程[M].北京:电子工业出版社,2007.
- [4] 刘祖刚.模拟电路分析与设计基础[M].北京:机械工业出版社,2007.
- [5] 徐科军.电气测试技术[M].2版.北京:电子工业出版社,2008.
- [6] 万国庆.电子测量教程[M].北京:电子工业出版社,2006.